

PROVA SCRITTA DI ELETTRONICA
Prof. Luca Salvini

3Ae

Nome _____

27/03/2010

Obiettivi oggetto di verifica di questa prova scritta:

- Ob8. saper analizzare e progettare piccoli sistemi combinatori SSI;
- Ob9. saper analizzare e progettare piccoli sistemi sequenziali SSI;
- Ob10. saper disegnare la temporizzazione in/out di un sistema combinatorio o sequenziale;

1. Minimizza la funzione logica Y riportata nella Tabella 1 utilizzando il metodo delle mappe di Karnaugh e descrivendo dettagliatamente i vari passaggi. Disegna lo schema elettrico della funzione Y minimizzata.
2. Costruisci la tabella di verità per la funzione $X = A \cdot B + B \cdot \bar{C} \cdot D + C + B$
3. Disegna i simboli dei dispositivi integrati in MSI che conosci e descrivine il comportamento.
4. Il dispositivo in figura è sottoposto ai segnali di ingresso indicati nelle

t	A1
0	1
200ms	0
300ms	1
600ms	0
800ms	1
1000ms	1

t	B1
0	0
100ms	1
300ms	1
500ms	1
700ms	0
900ms	1

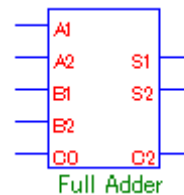


tabelle mentre $A2=B2=C0=0$. Disegna la temporizzazione dei segnali di ingresso A1, B1 e ricava quella dei segnali di uscita S1, S2, C2.