

PROVA SCRITTA DI SISTEMI ELETTRONICI AUTOMATICI

Prof. Luca Salvini

3Ae

Nome _____

28/05/10

Con la presente prova si intende verificare il raggiungimento dei seguenti obiettivi:

- Ob.10 saper analizzare sistemi continui con memoria;
- Ob.11 saper fare modelli (grafici e analitici) di sistemi;
- Ob.12 saper disegnare diagrammi degli stati di sistemi discreti dotati di memoria
- Ob.13 saper utilizzare il foglio elettronico (Excel) per la implementazione di modelli di sistemi
- Ob.14 saper disegnare la risposta di un sistema ai segnali canonici nel dominio del tempo

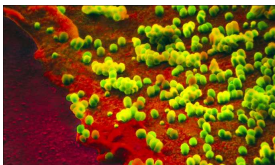
Risolvi i seguenti problemi.

1. Una rete elettrica è costituita da un sistema R-C (con $R=1\text{ K}\Omega$, $C=10\text{ }\mu\text{F}$) eccitato da un segnale di tensione v_{in} . L'uscita v_C è prelevata ai capi di C ed è inizialmente nulla.
 - 1.1 Disegna lo schema a blocchi individuando ingresso, uscita, parametri e variabile di stato del sistema.
 - 1.2 Disegna il grafico dell'ingresso nei seguenti casi: eccitazione a gradino (unidirezionale di ampiezza 4V); eccitazione armonica sinusoidale (bidirezionale di ampiezza 4V di periodo $T=0.1\text{ sec}$). Per ciascuna eccitazione disegna un distinto grafico.
 - 1.3 Sullo stesso grafico dove hai disegnato l'ingresso disegna anche il grafico della risposta (otterrai così 2 grafici eccitazione-risposta).
 - 1.4 Qual è e quanto vale la costante di tempo del sistema? Il sistema ha memoria? Perché?
 - 1.5 Come puoi utilizzare il foglio elettronico per tracciare i grafici? Fai un esempio.



Suggerimento: Disegna i grafici con l'asse dei tempi da 0 a 100 ms.

2. Una popolazione di batteri raddoppia in 20 minuti. Disegna lo schema a blocchi e determina la popolazione finale dopo 4 ore partendo da una popolazione iniziale di 100 batteri.



3. Un distributore automatico di biglietti per il cinema fornisce biglietti al prezzo unico di 4€ ed accetta monete da 1€ e 2€.
 - 3.1 Disegna lo schema a blocchi del sistema, individuando ingressi, uscite, parametri e stati interni;
 - 3.2 Disegna il diagramma degli stati del sistema.