

PROVA SCRITTA DI ELETTRONICA

Prof. Luca Salvini

3a Ae

Nome _____

04/11/2005

Obiettivi oggetto di verifica di questa prova scritta:

Ob1.conoscere i simboli grafici dei componenti elettronici di base e i segnali fondamentali

Ob2.saper analizzare il funzionamento on/off del diodo

Ob3.saper analizzare il funzionamento on/off del transistor

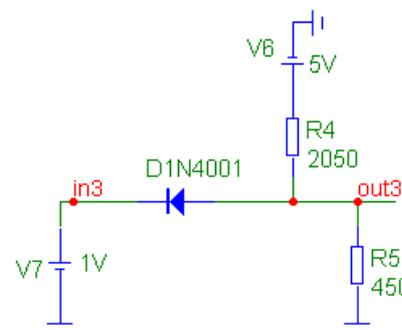
SVOLGI TRE DEI SEGUENTI ESERCIZI:

1. Considera una rete comprendente un transistor in funzionamento ON/OFF. Il transistor è supposto essere un BJT che, in queste condizioni, si comporti come un interruttore *ideale* (con diodo B-E ideale, con $V_{\gamma}=0.6$ V e con $i_C/i_B=20$).

La rete utilizza una resistenza R_C di 1500 Ω ed una resistenza R_B di 20 K Ω . È alimentata da una batteria V_{CC} (5 V) ed è sottoposta ad un segnale di ingresso v_{in} quadro unidirezionale (di ampiezza di picco 5 V e periodo 0.01 s). L'uscita del sistema (sul collettore C) è v_C .

- 1.1. Disegna lo schema elettrico. Si riporti in grafico l'andamento nel tempo del segnale di ingresso v_{in} .
- 1.2. Determina l'andamento grafico della tensione di uscita v_C nel tempo e la si confronti con quella dell'ingresso v_{in} .

2. Nel circuito nella figura a destra il diodo è supposto ideale con tensione di soglia $V_{\gamma}=0.7$ V. Calcola la corrente nel diodo e nel carico R_5 .



3. **Considera** una rete diodo - resistenza in funzionamento ON/OFF alimentata da una batteria V_{CC} (5 V). Il diodo può essere considerato ideale con $V_{\gamma}=0.5$ V e la resistenza R vale 300 Ω . La rete è sottoposta ad un segnale di ingresso v_{in} quadro unidirezionale (di ampiezza di picco di 4 V e periodo 0.01 s). L'uscita del sistema, tra resistenza e diodo, è v_{out} .

- 3.1. Disegna lo schema elettrico. Riporta in grafico il segnale di ingresso v_{in} in funzione del tempo.
- 3.2. Determina e disegna il grafico della tensione di uscita v_{out} in funzione del tempo e confrontala con quella di ingresso v_{in} .

4. Considera una rete comprendente un transistor in funzionamento ON/OFF. Il transistor è supposto essere un *MOS enhancement a canale N* che si comporta come un interruttore (con $V_{GS(th)}=1$ V e con $r_{DS(on)}=100$ Ω).

La rete utilizza una resistenza R_D di 4900 Ω ed è alimentata da una batteria V_{DD} (5 V); essa è sottoposta ad un segnale di ingresso v_{in} quadro unidirezionale (di ampiezza di picco 5 V e periodo 0.01 s). L'uscita del sistema (sul drain D) è v_D .

- 4.1. Disegna lo schema elettrico. Riporta in grafico l'andamento nel tempo del segnale di ingresso v_{in} .
- 4.2. Determina l'andamento grafico della tensione di uscita v_D nel tempo e confrontala con quella dell'ingresso v_{in} .

