

PROVA SCRITTA DI ELETTRONICA

Prof. Luca Salvini

3Ae

Nome _____

20/05/2011

Con la presente prova si intende verificare il raggiungimento dei seguenti obiettivi:

Ob.9 saper analizzare e progettare un piccolo sistema sequenziale SSI

Ob.10 saper disegnare la temporizzazione in/out di un sistema combinatorio o sequenziale

Ob.11 saper analizzare e progettare un piccolo sistema sequenziale MSI;

Ob.13 saper progettare funzioni combinatorie con ROM

- Progetta un contatore **ASINCRONO** modulo 6 che conti da 0 a 5, utilizzando Flip Flop JK di tipo NET; le uscite sono inizialmente tutte basse.

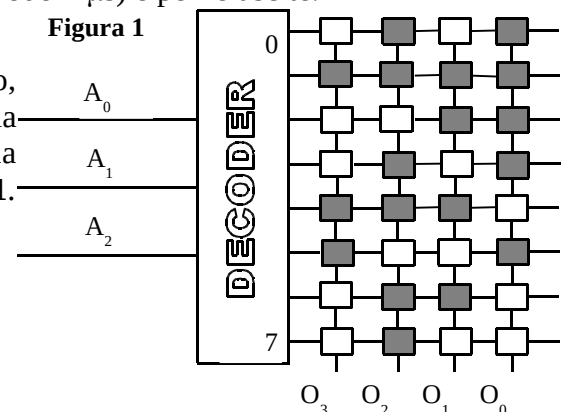
1.1 Disegna lo schema elettrico;

1.2 Disegna la temporizzazione per il clock (quadro di periodo 1 μ s) e per le uscite.

- Riporta in tabella gli indirizzi e le parole (in formato binario, decimale ed esadecimale) contenute in memoria relative alla matrice ROM **8x4** rappresentata nella figura a destra. Una cella **piena** (scura) individua uno **0** ed una cella **vuota** (bianca) un **1**.



Figura 1



- Costruisci la tabella e la matrice **ROM** necessarie per fornire un'uscita $y=(x^2-x+2)$ in formato **binario**, dove l'ingresso x è un numero decimale da **0 a 5** codificato in binario. Rappresenta gli uni con celle vuote (bianche) e gli zeri con celle piene (scure).

- Per il dispositivo (SRG8) la cui struttura interna è riportata in Fig. 2:

4.1 Disegna la temporizzazione delle uscite (Q_i) in funzione della temporizzazione degli ingressi di Fig. 3. Gli ingressi di PRESET di tutti i flip flop sono fissi a livello alto.

4.2 Indica qual è il nome del dispositivo e a cosa può servire.

Figura 2

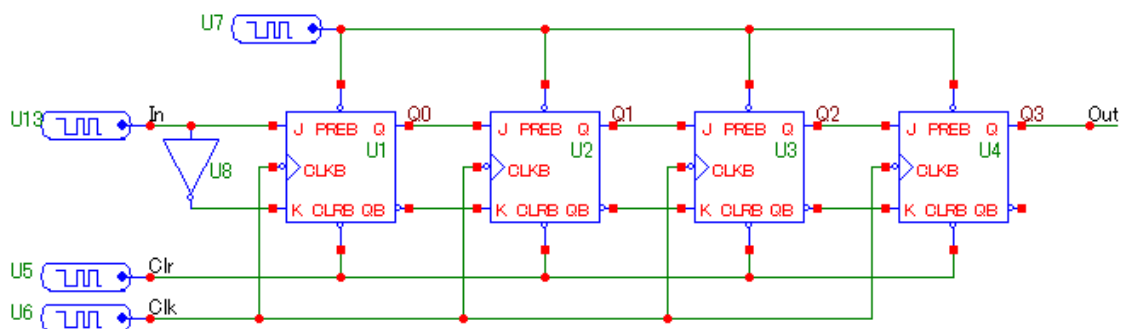


Figura 3

